

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                    2 0 0 3 年   3 月 2 8 日  
Date of Application:

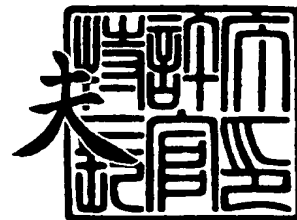
出 願 番 号                    特 願 2 0 0 3 - 0 9 1 7 8 3  
Application Number:  
[ST. 10/C] :                    [ J P 2 0 0 3 - 0 9 1 7 8 3 ]

出 願 人                    富士フイルムマイクロデバイス株式会社  
Applicant(s):                富士写真フイルム株式会社

2 0 0 3 年 1 0 月   6 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号   出証特 2 0 0 3 - 3 0 8 2 0 9 9

【書類名】 特許願

【整理番号】 DL3218

【提出日】 平成15年 3月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/14

【発明の名称】 電荷転送装置及び固体撮像装置

【請求項の数】 6

【発明者】

    【住所又は居所】 宮城県黒川郡大和町松坂平1丁目6番地 富士フイルム  
                                マイクロデバイス株式会社内

    【氏名】 山田 哲生

【特許出願人】

    【識別番号】 391051588

    【氏名又は名称】 富士フイルムマイクロデバイス株式会社

    【代表者】 柏木 朗

【特許出願人】

    【識別番号】 000005201

    【氏名又は名称】 富士写真フイルム株式会社

    【代表者】 古森 重▲隆▼

【代理人】

    【識別番号】 100091340

    【弁理士】

    【氏名又は名称】 高橋 敬四郎

    【電話番号】 03-3832-8095

【選任した代理人】

    【識別番号】 100105887

    【弁理士】

    【氏名又は名称】 来山 幹雄

    【電話番号】 03-3832-8095

## 【手数料の表示】

【予納台帳番号】 009852

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9913044

【包括委任状番号】 9913045

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電荷転送装置及び固体撮像装置

【特許請求の範囲】

【請求項 1】 信号電荷を転送する垂直電荷転送装置と、  
前記垂直電荷転送装置に隣接して複数個形成され、該隣接する垂直電荷転送装置の少なくとも一方で転送される信号電荷を選択的に排出する電荷排出回路と、  
前記垂直電荷転送装置で転送される信号電荷を外部に出力する出力回路とを有する電荷転送装置。

【請求項 2】 前記垂直電荷転送装置は、複数が並列に配置され、  
前記隣接する一つの前記垂直電荷転送装置に対して複数個形成される電荷排出回路のうちの少なくとも一つにおける電荷排出方向は、他の電荷排出回路の電荷排出方向と逆方向である請求項 1 記載の電荷転送装置。

【請求項 3】 前記電荷排出回路は、対応する前記垂直電荷転送装置が同一である他の電荷排出回路と共用する電荷排出ドレインを有する請求項 1 又は 2 記載の電荷転送装置。

【請求項 4】 前記電荷排出ドレインは、前記垂直電荷転送装置の列数に対して 1 / 2 程度である請求項 3 記載の電荷転送装置。

【請求項 5】 前記電荷排出回路は、前記垂直電荷転送装置が同一である他の電荷排出回路とは独立して、電荷排出を制御する制御ゲートを有する請求項 1 ～ 4 のいずれか 1 項に記載の電荷転送装置。

【請求項 6】 半導体基板と、  
前記半導体基板に形成された複数の光電変換素子と、  
前記半導体基板上方に形成され、前記光電変換素子で光電変換された信号電荷を転送する垂直電荷転送装置と、  
所定の位置で光電変換された信号電荷を選択的に排出する請求項 1 ～ 5 のいずれか 1 項に記載の電荷転送装置とを有する固体撮像撮像装置。

【発明の詳細な説明】

【 0 0 0 1 】

## 【発明の属する技術分野】

本発明は、電荷転送装置及び電荷転送装置を用いた固体撮像装置に関し、特に電荷転送装置の電荷排出構造に関する。

## 【0002】

## 【従来の技術】

従来、電荷転送装置を用いた固体撮像装置では、例えば、垂直電荷転送装置上に信号電荷を外部に排出するための電荷排出回路を設け、光電変換素子の任意の一水平ラインの信号電荷を選択的に間引くことが行われている。（例えば、特許文献1参照。）

図5は、従来の固体撮像装置の電荷転送装置における電荷排出構造を示す図である。図5（A）は、従来の固体撮像装置の電荷転送装置における電荷排出構造を示す平面図である。

## 【0003】

固体撮像装置200は、正方行列状に配列される多数の光電変換素子81、複数列の垂直電荷転送装置（VCCD）82、水平電荷転送装置（HCCD）83及び出力回路84を含んで構成される。

## 【0004】

光電変換素子81に蓄積された信号電荷87は、隣接する垂直電荷転送装置82により、図の上方から下方に向けて垂直に転送される。水平電荷転送装置83は、複数列の垂直電荷転送装置82により転送された信号電荷87を並列に受け取り、出力回路84に順次転送する。出力回路84は、水平電荷転送装置83により転送される信号電荷87を固体撮像装置200の外部に出力する。

## 【0005】

垂直電荷転送装置82の末端の水平電荷転送装置83付近には、電荷排出回路90が形成される。電荷排出回路90は、転送路91、排出制御ゲート93及び排出ドレイン95を含んで構成され、垂直電荷転送装置82で転送される信号電荷87を固体撮像装置200の外部に排出することができる。

## 【0006】

図5（B）は、電荷排出回路90の構成を示す概略断面図である。

## 【0007】

転送路 91 は、p ウェル（又は p 型基板）85 の表面に形成される n 型転送チャネル（以下単に転送チャネルと呼ぶ）91c と、絶縁膜 86 を挟んで転送チャネル 91c の上方に形成される転送電極 91e とで構成され、垂直電荷転送装置 82 の 1 転送段を形成する。転送電圧供給線 92 は、転送電極 91e に制御電圧  $\Phi_{vn}$  を供給する。

## 【0008】

排出制御ゲート 93 は、転送路 91 の転送チャネル 91c と排出ドレイン 95 として形成される n 型領域に挟まれた領域である排出チャネル 93c と、絶縁膜 86 を挟んで排出チャネル 93c の上方に形成される排出制御ゲート電極 93e とで構成される。排出制御ゲート 93 は、排出制御電圧供給線 94 により供給される制御電圧  $\Phi_{rc}$  によりオン・オフが制御される。なお、制御電圧  $\Phi_{rc}$  が、ハイレベル状態の時にオンであり、ロウレベル状態の時にオフである。

## 【0009】

排出ドレイン 95 は、p ウェル（又は p 型基板）85 の表面に形成される n 型領域で構成され、垂直電荷転送装置 82（転送路 91）から、信号電荷 87 を外部に排出するためのドレインである。ドレイン電圧供給線 96 は、ドレイン 95 にドレイン電圧  $V_{dr}$  を供給する。

## 【0010】

図 5（C）は、図 5（B）に示す電荷排出回路 90 の半導体内に形成される電位分布図である。

## 【0011】

それぞれ、電位 97 は転送チャネルのチャネル電位、電位 98 off は排出チャネル 93c の排出動作オフ（制御電圧  $\Phi_{rc}$  がロウレベル）時のチャネル電位、電位 98 on は排出チャネル 93c の排出動作オン（制御電圧  $\Phi_{rc}$  がハイレベル）時のチャネル電位、電位 99 は電荷排出ドレイン 95 のドレイン電位を示す。

## 【0012】

固体撮像素子 200 の通常動作中は、電荷排出制御電極 93e は、オフ状態（

制御電圧  $\Phi_{rc}$  がロウレベル) を保持し、垂直電荷転送路 82 で転送される信号電荷 87 は、外部に排出されずに、水平電荷転送装置 83 に転送される。ここで、必要に応じて、信号電荷 87 が転送チャネル 91c に転送されてきた時に、電荷排出制御電極 93e をオン状態 (制御電圧  $\Phi_{rc}$  がハイレベル) にすることにより、図中点線の矢印で示すように、排出チャネル 93c を介して、信号電荷 87 を転送チャネル 91c から電荷排出ドレイン 95 に排出することができる。

#### 【0013】

上述の排出動作によれば、並列に配置される複数の電荷排出回路 90 で一度に行われるので、特定のタイミングで電荷排出制御電極 93e のオン・オフを切り替えることにより、光電変換素子 81 の選択された一水平ラインの信号電荷を選択的に間引くことができる。

#### 【0014】

【特許文献 1】 特開平 6-338524 号公報

#### 【0015】

【発明が解決しようとする課題】

一般的に、転送チャネル 91c 内には、例えば、加工上のばらつきにより、ある確率で図 5 (C) に示すような電位障壁 89 が存在する場合がある。電位障壁 89 が存在すると、一定量以下の電荷は電荷排出ドレイン 95 に排出できない。この場合に、上述の電荷排出回路 90 において、電荷排出制御電極 93e をオン状態にして信号電荷 87 を電荷排出ドレイン 95 に排出する時に、電位障壁 89 が存在する転送チャネル 91c では、該電位障壁 89 により信号電荷 87 が取り残されることがある。ここで取り残された信号電荷は、排出動作終了後に、垂直電荷転送路 82 から水平電荷転送装置 83 を経て出力されてしまう。

#### 【0016】

例えば、全信号電荷を電荷排出回路 90 により、電荷排出ドレイン 95 に排出した場合には、電位障壁 89 が存在する垂直ラインには、排出残り電荷が出力され、再生画面上に白い線として現れる。この現象は、デジタルスティルカメラ等で、周知の垂直 1/2 ライン間引きの場合にも、信号に白線が重畳された画像となって現れ、著しく画質を悪化させてしまう。

## 【0017】

本発明の目的は、電荷排出回路に含まれる垂直電荷転送装置の転送チャンネル内に確率的に存在する電位障壁又は電位ばらつき等に起因する電荷転送残りによる縦線の発生を抑制することである。

## 【0018】

## 【課題を解決するための手段】

本発明の一観点によれば、電荷転送装置は、信号電荷を転送する垂直電荷転送装置と、前記垂直電荷転送装置に隣接して複数個形成され、該隣接する垂直電荷転送装置の少なくとも一方で転送される信号電荷を選択的に排出する電荷排出回路と、前記垂直電荷転送装置で転送される信号電荷を外部に出力する出力回路とを有する。

## 【0019】

また、本発明の他の観点によれば、固体撮像撮像装置は、半導体基板と、前記半導体基板に形成された複数の光電変換素子と、前記半導体基板上方に形成され、前記光電変換素子で光電変換された信号電荷を転送する垂直電荷転送装置と、所定の位置で光電変換された信号電荷を選択的に排出する電荷転送装置とを有する。

## 【0020】

## 【発明の実施の形態】

図1は、本発明の第1の実施例による固体撮像装置101の垂直電荷転送装置2における電荷排出構造を示す図である。

## 【0021】

図1(A)は、固体撮像装置101の垂直電荷転送装置2における電荷排出構造を示す平面図である。

## 【0022】

固体撮像装置101は、正方行列状に配列される多数の光電変換素子1、光電変換素子1の各列に隣接して形成された複数列の垂直電荷転送装置(VCCD)2、複数列の垂直電荷転送装置2の一端に形成された水平電荷転送装置(HCCD)3及び水平電荷転送装置3の一端に接続された出力回路4を含んで構成され



る。

#### 【0023】

光電変換素子 1 に蓄積された信号電荷 7 は、隣接する垂直電荷転送装置 2 により、図の上方から下方に向けて垂直に転送される。水平電荷転送装置 3 は、複数列の垂直電荷転送装置 2 により転送された信号電荷 7 を並列に受け取り、出力回路 4 に順次転送する。出力回路 4 は、水平電荷転送装置 3 により転送される信号電荷 7 を固体撮像装置 101 の外部に出力する。

#### 【0024】

垂直電荷転送装置 2 の末端の水平電荷転送装置 3 付近には、第 1 の電荷排出回路 10 及び第 2 の電荷排出回路 20 が上下に形成される。第 1 の電荷排出回路 10 は、転送路 11、排出制御ゲート 13 及び排出ドレイン 15 を含んで構成され、所定の位置で光電変換され垂直電荷転送装置 2 で転送される信号電荷 7 を選択的に固体撮像装置 101 の外部に排出することができる。第 2 の電荷排出回路 20 は、転送路 21、排出制御ゲート 23 及び排出ドレイン 25 を含んで構成され、第 1 の電荷排出回路 10 で取り残された信号電荷 8 を固体撮像装置 101 の外部に排出することができる。

#### 【0025】

図 1 (B) は、第 1 の電荷排出回路 10 の構成を示す概略断面図である。

#### 【0026】

転送路 11 は、p ウェル（又は p 型基板）5 の表面に形成される n 型転送チャネル（以下単に転送チャネルと呼ぶ）11c と、絶縁膜 6 を挟んで転送チャネル 11c の上方に形成される転送電極 11e とで構成され、垂直電荷転送装置 2 の 1 転送段を形成する。転送電圧供給線 12 は、転送電極 11e に第 1 の転送制御電圧  $\Phi_{vn1}$  を供給する。

#### 【0027】

排出制御ゲート 13 は、転送路 11 の転送チャネル 11c と排出ドレイン 15 として形成される n 型領域に挟まれた領域である排出チャネル 13c と、絶縁膜 6 を挟んで排出チャネル 13c の上方に形成される排出制御ゲート電極 13e とで構成される。排出制御ゲート 13 は、排出制御電圧供給線 14 により供給され

る第1の排出制御電圧 $\Phi_{rc1}$ によりオン・オフが制御される。なお、第1の排出制御電圧 $\Phi_{rc1}$ が、ハイレベル状態の時はオンであり、ロウレベル状態の時はオフである。

#### 【0028】

排出ドレイン15は、pウェル（又はp型基板）5の表面に形成されるn型領域で構成され、垂直電荷転送装置2（転送路11）から、信号電荷7を外部に排出するためのドレインである。ドレイン電圧供給線16は、排出ドレイン15に第1のドレイン電圧 $V_{dr1}$ を供給する。

#### 【0029】

図1（C）は、図1（B）に示す第1の電荷排出回路10の半導体内に形成される電位分布図である。

#### 【0030】

それぞれ、電位17は転送チャネルのチャネル電位、電位18 offは排出チャネル13cの排出動作オフ（制御電圧 $\Phi_{rc1}$ がロウレベル）時のチャネル電位、電位18 onは排出チャネル13cの排出動作オン（制御電圧 $\Phi_{rc1}$ がハイレベル）時のチャネル電位、電位19は電荷排出ドレイン15のドレイン電位を示す。

#### 【0031】

固体撮像素子101の通常動作中は、電荷排出制御電極13eは、オフ状態（制御電圧 $\Phi_{rc1}$ がロウレベル）を保持し、垂直電荷転送路2で転送される信号電荷7は、外部に排出されずに、水平電荷転送装置3に転送される。ここで、必要に応じて、信号電荷7が転送チャネル11cに転送されてきた時に、電荷排出制御電極13eをオン状態（制御電圧 $\Phi_{rc1}$ がハイレベル）にすることにより、図中点線の矢印で示すように、排出チャネル13cを介して、信号電荷7を転送チャネル11cから電荷排出ドレイン15に排出することができる。

#### 【0032】

上述の排出動作によれば、特定のタイミングで電荷排出制御電極13eのオン・オフを切り替えることにより、所定の位置の光電変換素子1で光電変換された信号電荷を選択的に間引くことができる。

## 【0033】

ここで、第1の電荷排出回路10の転送チャネル11c内に、例えば、電位障壁9が存在すると、全ての信号電荷7を排出することができずに、排出取り残し電荷8（図1（E））が転送チャネル11c内に残ってしまう場合がある。本実施例では、この排出取り残し電荷8（図1（E））を第2の電荷排出回路20により、外部に排出する。

## 【0034】

図1（D）は、第2の電荷排出回路20の構成を示す概略断面図である。

## 【0035】

転送路21は、pウェル（又はp型基板）5の表面に形成されるn型転送チャネル（以下単に転送チャネルと呼ぶ）21cと、絶縁膜6を挟んで転送チャネル21cの上方に形成される転送電極21eとで構成され、垂直電荷転送装置2の1転送段を形成する。転送電圧供給線22は、転送電極21eに第2の転送制御電圧 $\Phi_{vn2}$ を供給する。

## 【0036】

排出制御ゲート23は、転送路21の転送チャネル21cと排出ドレイン25として形成されるn型領域に挟まれた領域である排出チャネル23cと、絶縁膜6を挟んで排出チャネル23cの上方に形成される排出制御ゲート電極23eとで構成される。排出制御ゲート23は、排出制御電圧供給線24により供給される第2の排出制御電圧 $\Phi_{rc2}$ によりオン・オフが制御される。なお、第2の排出制御電圧 $\Phi_{rc2}$ が、ハイレベル状態の時はオンであり、ロウレベル状態の時はオフである。

## 【0037】

排出ドレイン25は、pウェル（又はp型基板）5の表面に形成されるn型領域で構成され、垂直電荷転送装置2（転送路21）から、排出取り残し電荷8（図1（E））を外部に排出するためのドレインである。ドレイン電圧供給線26は、排出ドレイン25に第2のドレイン電圧 $V_{dr2}$ を供給する。

## 【0038】

図1（E）は、図1（D）に示す第2の電荷排出回路20の半導体内に形成さ

れる電位分布図である。

#### 【0039】

それぞれ、電位 27 は転送チャネルのチャネル電位、電位 28 off は排出チャネル 23 c の排出動作オフ（制御電圧  $\Phi_{rc2}$  がロウレベル）時のチャネル電位、電位 28 on は排出チャネル 23 c の排出動作オン（制御電圧  $\Phi_{rc2}$  がハイレベル）時のチャネル電位、電位 29 は電荷排出ドレイン 25 のドレイン電位を示す。

#### 【0040】

固体撮像装置 101 の通常動作中は、電荷排出制御電極 23 e は、オフ状態（制御電圧  $\Phi_{rc2}$  がロウレベル）を保持し、垂直電荷転送路 2 で転送される信号電荷 7 は、外部に排出されずに、水平電荷転送装置 3 に転送される。ここで、第 1 の電荷排出回路 10 による電荷排出動作後（排出取り残し電荷 8 を転送チャネル 21 c に転送後）に、電荷排出制御電極 23 e をオン状態（制御電圧  $\Phi_{rc2}$  がハイレベル）にすることにより、図中点線の矢印で示すように、排出チャネル 23 c を介して、排出取り残し電荷 8 を転送チャネル 21 c から電荷排出ドレイン 25 に排出することができる。

#### 【0041】

以上のように、本発明の第 1 の実施例では、第 1 の電荷排出回路 10 の下段に第 2 の電荷排出回路 20 を設けることにより、第 1 の電荷排出回路 10 によって取り残された排出取り残し電荷 8 を第 2 の電荷排出回路 20 で排出することができる。よって、排出取り残し電荷 8 をほぼ完全に無くすることができる。

#### 【0042】

ただし、第 1 の電荷排出回路 10 に電位障壁 9 が存在する確率と、第 2 の電荷排出回路 20 に電位障壁 9 が存在する確率とは、同等であると考えられるので、本発明の第 1 の実施例による電荷排出の電荷取り残し確率は、「0」ではない。しかし、各電荷排出回路 10 及び 20 の電荷取り残し確率を「1/100」とした場合、第 1 の電荷排出回路 10 と第 2 の電荷排出回路 20 の両方で電荷が取り残される確率は、「1/10,000」となり、大幅な改善効果を得ることができる。

## 【0043】

なお、実施例では、第1の電荷排出回路10と第2の電荷排出回路20のみを設けたが、さらに、第3の電荷排出回路を設けることができる。この場合に、各電荷排出回路の電荷取り残し確率を「1/100」とすると、第1～第3の電荷排出回路の全てで電荷が取り残される確率は、「1/1, 000, 000」となり、実質的には、電荷排出の電荷取り残し確率は「0」に限りなく近くなる。

## 【0044】

なお、図1(A)で示した構成は、第1の電荷排出回路10及び第2の電荷排出回路20を除き、公知の正方配列CCD固体撮像装置と同様である。

## 【0045】

図2は、本発明の第2の実施例による固体撮像装置102の垂直電荷転送装置2における電荷排出構造を示す図である。

## 【0046】

図2(A)は、固体撮像装置102の垂直電荷転送装置2における電荷排出構造を示す平面図である。この第2の実施例による固体撮像装置102は、第1の電荷排出回路10と第2の電荷排出回路30の電荷排出方向が、各々異なる点で、前述の第1の実施例と異なる。その他の構造及び動作は、第1の実施例と同様であるので、その説明を省略する。

## 【0047】

図2(B)は、第1の電荷排出回路10の構成を示す概略断面図であり、図2(D)は、第2の電荷排出回路30の構成を示す概略断面図である。第1の電荷排出回路10の構成は、図1(B)に示した電荷排出回路10の構成と同様であるので、その説明を省略する。また、第2の電荷排出回路30の、各部材の位置関係が、図1(D)に示した電荷排出回路20とは左右逆になっている点のみが異なるだけであるので、詳細な説明は省略する。

## 【0048】

図2(B)及び図2(D)に示すように、第1の電荷排出回路10は、転送路11に対して、排出制御ゲート13が左側に位置し、信号電荷7は、左側のドレイン15に排出される。これに対して、第2の電荷排出回路30は、転送路31

に対して、排出制御ゲート 33 が右側に位置し、取り残し信号電荷 8 は、右側のドレイン 35 に排出される。

#### 【0049】

このように、第 1 の電荷排出回路 10 と第 2 の電荷排出回路 30 の電荷排出方向を逆にすることの利点を図 2 (C) 及び図 2 (E) に示す電位分布図を参照して説明する。

#### 【0050】

電子障壁 9 が、垂直電荷転送装置 2 (転送チャネル 11c 及び 31c) 内で垂直方向に沿って延在する場合、図に示すように、転送チャネル 11c では、排出チャネル 13c 側に存在するが、転送チャネル 31c では、排出チャネル 33c の反対側に存在することになる。このような場合に、第 1 の実施例のように、第 1 の電荷排出回路 10 と第 2 の電荷排出回路 20 の電荷排出方向を同一にすると、電荷の排出取り残しを解消することができない。しかし、この第 2 の実施例のように、第 1 の電荷排出回路 10 と第 2 の電荷排出回路 30 の電荷排出方向を逆にすることにより、取り残し電荷 8 は、第 1 の電荷排出回路 10 とは、逆方向の排出ドレイン 35 に排出することができる。

#### 【0051】

従って、本発明の第 2 の実施例によれば、空間相関を有する電位障壁が存在する場合にも、電荷排出回路による電荷取り残しを大幅に削減することができる。

#### 【0052】

図 3 は、本発明の第 3 の実施例による固体撮像装置 103 の垂直電荷転送装置 2 h における電荷排出構造を示す図である。

#### 【0053】

図 3 (A) は、固体撮像装置 103 の垂直電荷転送装置 2 における電荷排出構造を示す平面図である。

#### 【0054】

固体撮像装置 103 の、光電変換素子 1h は、いわゆる画素ずらし配列、又はハニカム配列で行列状に配列されている。すなわち、奇数行の画素と偶数行の画

素は水平方向で半ピッチずれて配置され、奇数列の画素と偶数列の画素は垂直方向で半ピッチずれて配置されている。

#### 【0055】

光電変換素子 1 h は、基本的に菱形であるが、その頂部が面取りされた（厳密には 8 角形の）形状を有する。ハニカム配列の菱形画素を採用することで、無効領域を減少させ、垂直電荷転送装置（VCCD）2 h の転送路の幅を広く形成できる。各列の光電変換素子 1 h に沿って配置された複数列の垂直電荷転送装置（VCCD）2 h は、光電変換素子 1 h の形状に沿って垂直方向に蛇行して形成される。

#### 【0056】

光電変換素子 1 h に蓄積された信号電荷 7 は、隣接する垂直電荷転送装置 2 h により、図の上方から下方に向けて垂直に転送される。水平電荷転送装置 3 は、複数列の垂直電荷転送装置 2 により転送された信号電荷 7 を並列に受け取り、出力回路 4 に順次転送する。出力回路 4 は、水平電荷転送装置 3 により転送される信号電荷 7 を固体撮像装置 103 の外部に出力する。

#### 【0057】

垂直電荷転送装置 2 h の末端の水平電荷転送装置 3 付近に、図に示すように垂直に対して傾斜した転送段 71 を設けることで、水平方向に隣接する 2 列の垂直電荷転送装置 2 h を近接させ、拡大された空間に、第 1 の電荷排出回路 40 が形成される。第 1 の電荷排出回路 40 は、左右の垂直電荷転送装置 2 h の転送路 41 L、41 R、左右の排出制御ゲート 43 L、43 R 及び一つの排出ドレイン 45 を含んで構成され、水平方向に隣接する左右の垂直電荷転送装置 2 h で転送される信号電荷 7 を固体撮像装置 103 の外部に排出することができる。すなわち、隣接する 2 列の垂直電荷転送装置 2 h が、1 個の排出ドレイン 45 を共用する構造となっている。

#### 【0058】

さらに、図に示すように、第 1 の電荷排出回路 40 の後段に、垂直に対して転送段 71 とは逆方向に傾斜した転送段 72 を設け、該傾斜した転送段 72 によって拡大された空間に、第 1 の電荷排出回路 40 とは電荷排出方向が異なる第 2 の

電荷排出回路 50 が形成される。

【0059】

図3 (B) は、第1の電荷排出回路40の構成を示す概略断面図である。なお、第2の電荷排出回路50は、第1の電荷排出回路40とは、水平方向に1列ずれた垂直電荷転送回路2hに対応する点が異なり、その他の構成、及び動作はほぼ同一であるので、その説明は省略する。

【0060】

排出ドレイン45の両側には、それぞれが排出制御電極43e及び排出チャネル43cで構成される排出制御ゲート43L及び43Rが形成され、さらに、排出制御ゲート43L及び43Rのそれぞれの外側に、それぞれが転送電極41e及び転送チャネル41cで構成される転送路41L及び41Rが形成される。転送路41L及び41Rの信号電荷7は、それぞれ同時にオンされる排出制御ゲート43L及び43Rにより、同一の排出ドレイン45から排出される。

【0061】

図3 (C) は、図3 (B) に示す第1の電荷排出回路40の半導体内に形成される電位分布図である。

【0062】

それぞれ、電位47は転送チャネル41cのチャネル電位、電位48offは排出チャネル43cの排出動作オフ（制御電圧 $\Phi_{rc3}$ がロウレベル）時のチャネル電位、電位48onは排出チャネル43cの排出動作オン（制御電圧 $\Phi_{rc3}$ がハイレベル）時のチャネル電位、電位49は電荷排出ドレイン45のドレイン電位を示す。

【0063】

信号電荷7が左右の転送チャネル41cに転送されてきた時に、左右の電荷排出制御電極43eをオン状態（制御電圧 $\Phi_{rc3}$ がハイレベル）にすることにより、図中点線の矢印で示すように、左右の排出チャネル43cを介して、信号電荷7を左右の転送チャネル41cから、中央に位置する電荷排出ドレイン45に排出することができる。

【0064】



第 2 の電荷排出装置 5 0 においても、同様の動作を行い、第 1 の電荷排出回路 4 0 とは、逆の電荷排出方向で第 1 の電荷排出装置 4 0 の取り残し電荷を排出することができる。

#### 【 0 0 6 5 】

以上のように、本発明の第 3 の実施例では、2 列の垂直電荷転送装置 2 h が、1 個の排出ドレイン 4 5 を共用するので、ドレインの数が半減し、水平方向の集積度を大幅に高めることができる。また、第 1 の電荷排出回路 4 0 の下段に電荷排出方向の異なる第 2 の電荷排出回路 5 0 を設けることにより、上述の第 2 の実施例と同様に、空間相関を有する電位障壁が存在する場合にも、電荷排出回路による電荷取り残しを大幅に削減することができる。

#### 【 0 0 6 6 】

なお、排出ドレイン 4 5 を共用することで、前述の第 1 及び第 2 の実施例に比べてドレインの数は半減するが、実際には、両端の垂直電荷転送装置については、排出ドレインを共用できない場合があるので、ドレインの数は、1 / 2 程度になる。

#### 【 0 0 6 7 】

図 4 は、本発明の第 4 の実施例による固体撮像装置 1 0 4 における電荷排出構造を示す平面図である。前述の第 3 の実施例と同様の構成及び機能については、説明を省略し、相違点のみを、以下に説明する。

#### 【 0 0 6 8 】

前述の第 3 の実施例との違いは、第 1 の電荷排出回路 6 0 と第 2 の電荷排出回路 7 0 が同一スペース内に形成されている点である。この場合、図に示すように、第 1 の電荷排出回路 6 0 と第 2 の電荷排出回路 7 0 の排出ドレインを一体化して、一つの排出ドレイン 6 5 とすることが出来る。従って、本発明の第 4 の実施例によれば、水平方向のみならず垂直方向の集積度も大幅に高めることができる。

#### 【 0 0 6 9 】

以上、本発明の実施例によれば、一つの垂直電荷転送装置に対して、複数の電荷排出回路を設けることで、垂直電荷転送装置を転送される信号電荷を選択的に

排出する場合に問題となる電荷の排出取り残しを飛躍的に低減することができる。

#### 【0070】

例えば、1個の電荷排出回路で取り残しが起こる確率を $\eta$ とすると、1個の垂直電荷転送装置に対して、 $n$ 個の電荷排出装置を設けた場合の電荷取り残し確率は、 $\eta$ の $n$ 乗に減少する。ここで、 $\eta < 1$ 、 $n \geq 2$ （ $n$ は、整数）を示す。

#### 【0071】

なお、上述の第1から第4の実施例では、いずれも2個の電荷排出装置を設けた例を説明したが、3個以上の電荷排出装置を設けることにより、さらに、取り残し電荷が存在する隔離とを低減させることができる。

#### 【0072】

また、上述の第1及び第2の実施例では、正方配列CCD固体撮像装置を例に説明し、第3及び第4の実施例では、画素ずらし配列CCD固体撮像装置を例に説明したが、第1及び第2の実施例を画素ずらし配列CCD固体撮像装置に適用し、第3及び第4の実施例を正方配列CCD固体撮像装置に適用することもできる。

#### 【0073】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組合せ等が可能なことは当業者に自明であろう。

#### 【0074】

##### 【発明の効果】

以上説明したように、本発明によれば、電荷排出回路に含まれる垂直電荷転送装置の転送チャンネル内に確率的に存在する電位障壁又は電位ばらつき等に起因する電荷転送残りによる縦線の発生を抑制することができる。

##### 【図面の簡単な説明】

【図1】 本発明の第1の実施例による固体撮像装置101の垂直電荷転送装置2における電荷排出構造を示す図である。

【図2】 本発明の第2の実施例による固体撮像装置102の垂直電荷転送

装置 2 における電荷排出構造を示す図である。

【図 3】 本発明の第 3 の実施例による固体撮像装置 1 0 3 の垂直電荷転送装置 2 h における電荷排出構造を示す図である。

【図 4】 本発明の第 4 の実施例による固体撮像装置 1 0 4 の垂直電荷転送装置 2 h における電荷排出構造を示す図である。

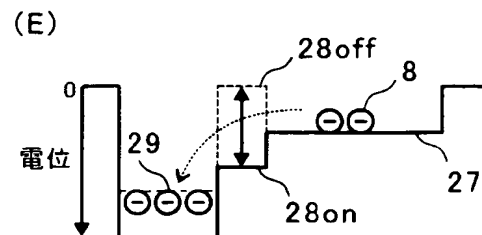
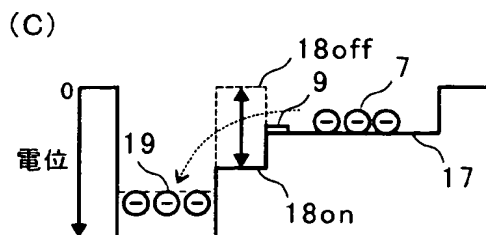
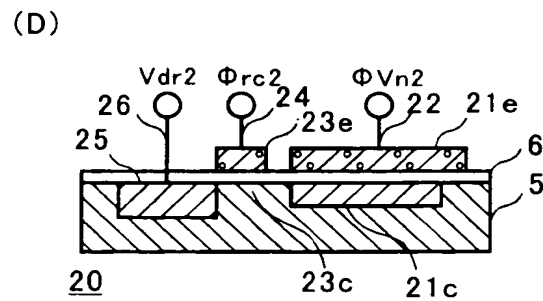
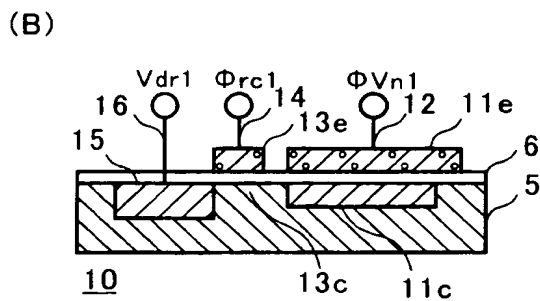
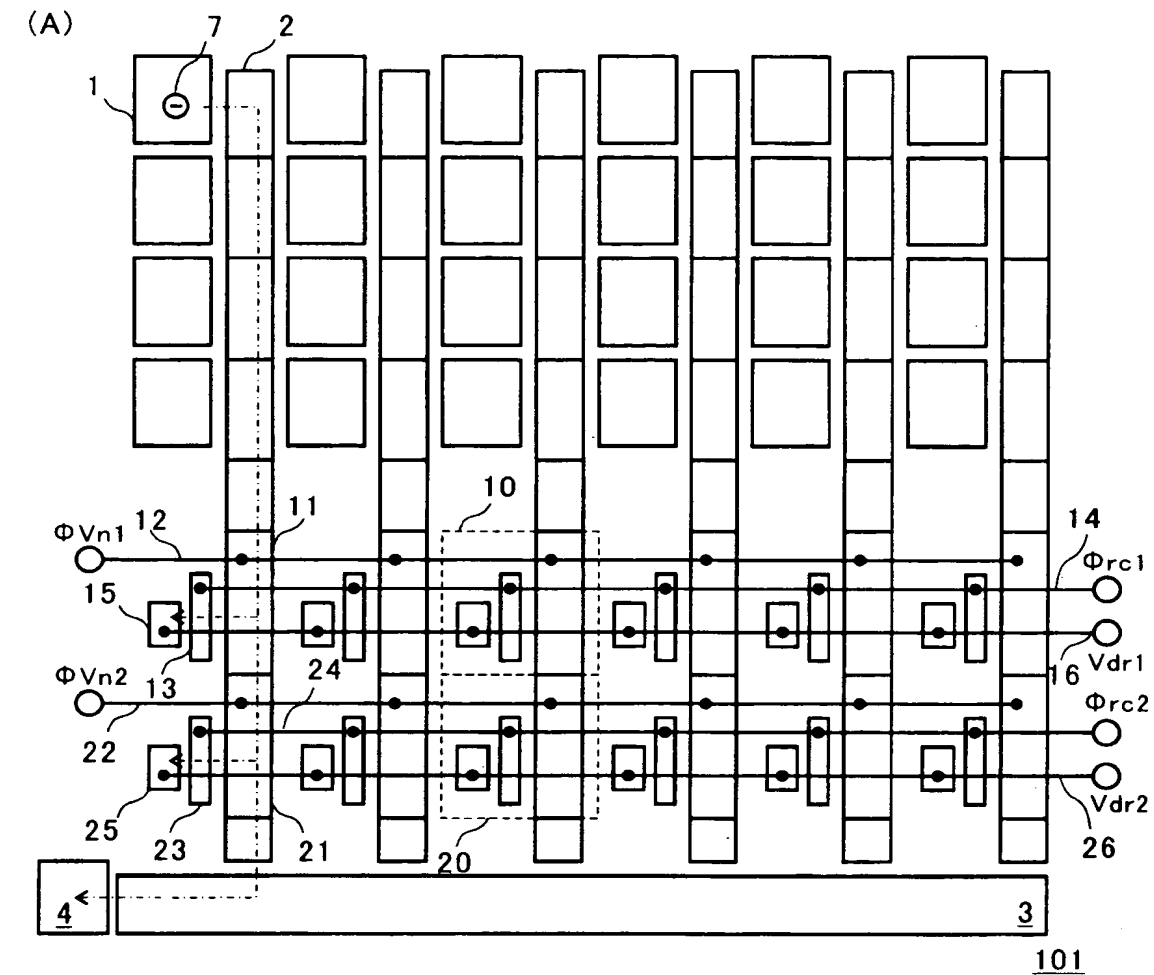
【図 5】 従来の固体撮像装置 2 0 0 の垂直電荷転送装置における電荷排出構造を示す図である。

【符号の説明】

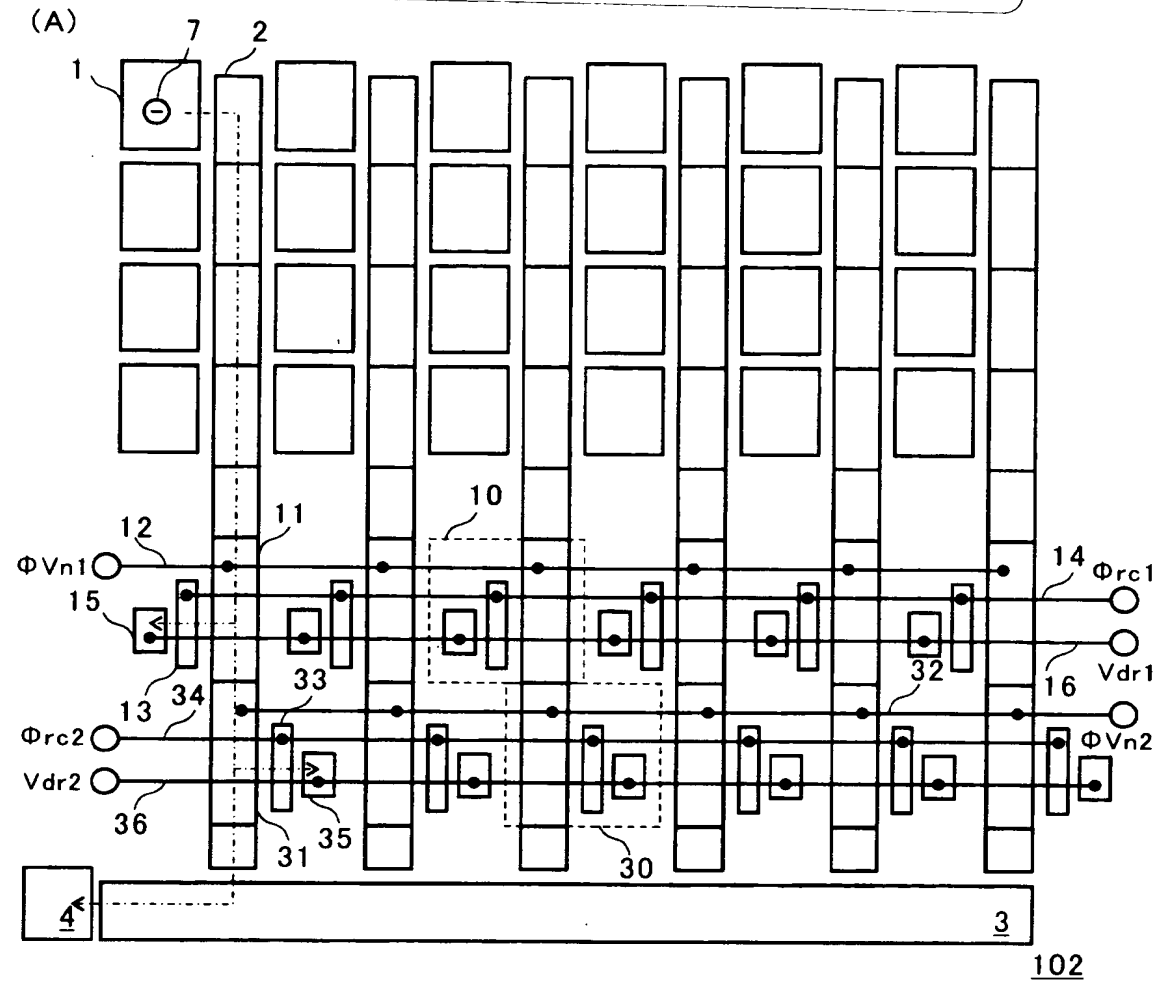
1…光電変換素子、2…垂直電荷転送装置、3…水平電荷転送装置、4…出力回路、5…p ウェル、6…絶縁膜、7…信号電荷、8…取り残し信号電荷、9…電位障壁、1 0, 4 0, 6 0…第 1 の電荷排出回路、2 0, 3 0, 5 0, 7 0…第 2 の電荷排出回路、1 1, 2 1, 3 1, 4 1…転送路、1 2, 2 2, 3 2…転送電圧供給線、1 3, 2 3, 3 3, 4 3…排出制御ゲート、1 4, 2 4, 3 4…排出制御電圧供給線、1 5, 2 5, 3 5, 4 5…排出ドレイン、1 6, 2 6, 3 6…ドレイン電圧供給線、7 1, 7 2…転送段、1 0 1 ~ 1 0 4…固体撮像装置

【書類名】

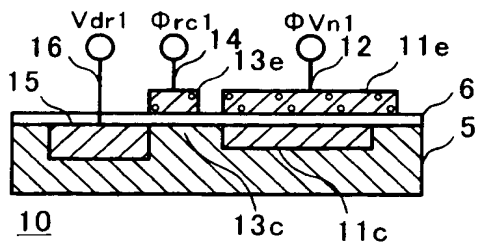
【図 1】



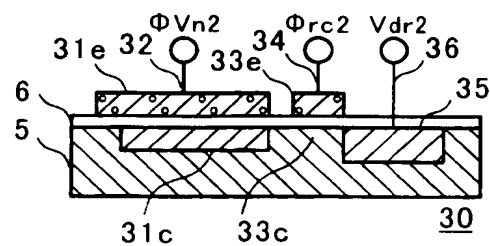
【図 2】



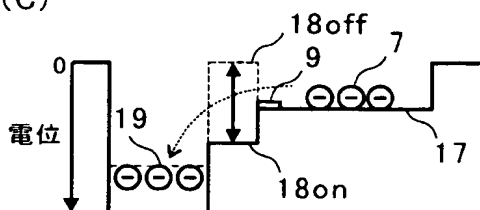
(B)



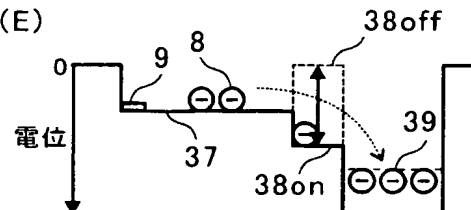
(D)



(C)

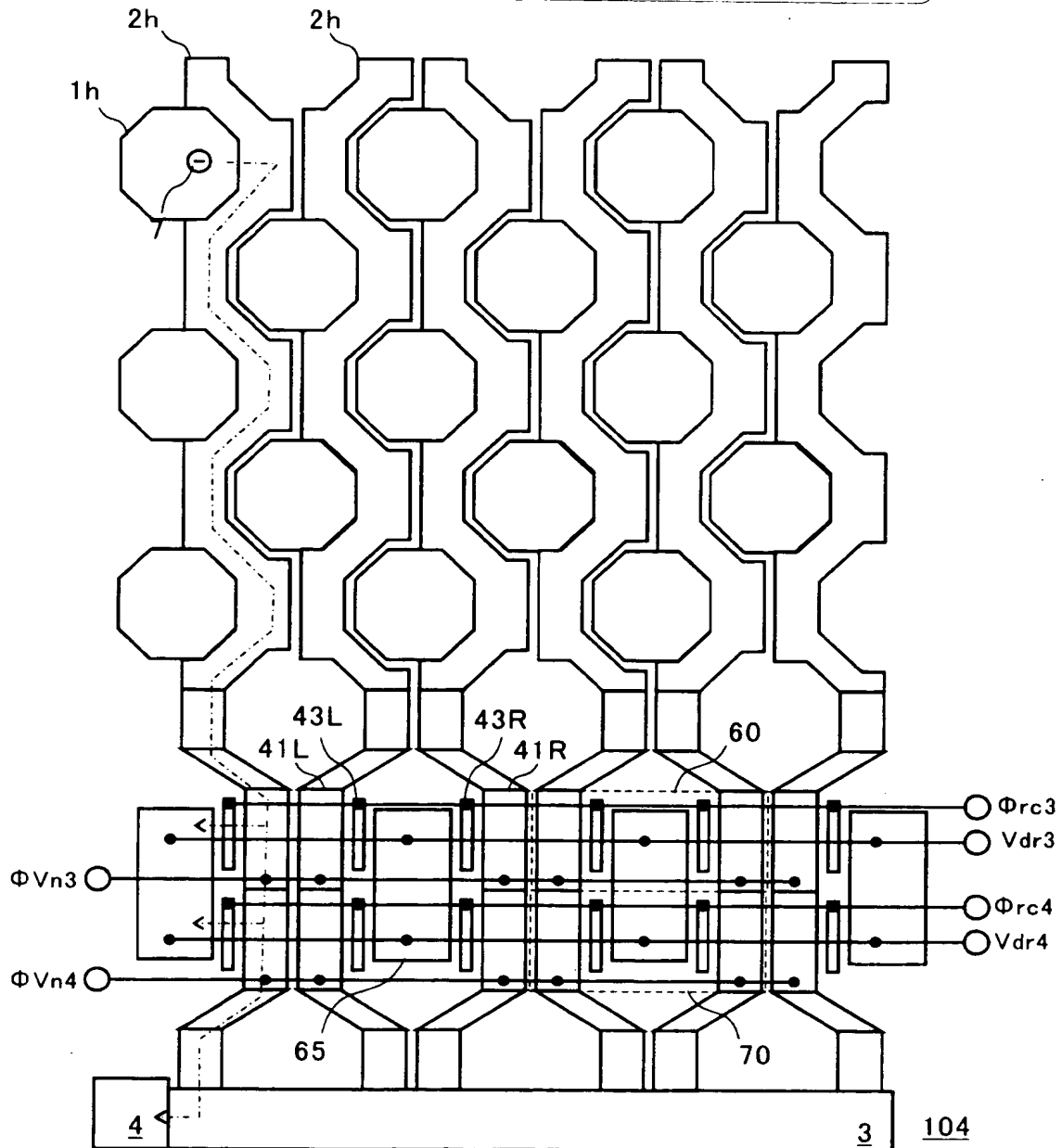


(E)





【図 4】







【書類名】 要約書

【要約】

【課題】 電荷排出回路に含まれる垂直電荷転送装置の転送チャンネル内に確率的に存在する電位障壁又は電位ばらつき等に起因する電荷転送残りによる縦線の発生を抑制する。

【解決手段】 電荷転送装置は、信号電荷を転送する垂直電荷転送装置と、前記垂直電荷転送装置に隣接して複数個形成され、該隣接する垂直電荷転送装置の少なくとも一方で転送される信号電荷を選択的に排出する電荷排出回路と、前記垂直電荷転送装置で転送される信号電荷を外部に出力する出力回路とを有する。

【選択図】 図 1

特願 2 0 0 3 - 0 9 1 7 8 3

出 願 人 履 歴 情 報

識別番号

[ 3 9 1 0 5 1 5 8 8 ]

1. 変更年月日

1 9 9 1 年 7 月 3 1 日

[変更理由]


新規登録

住 所

宮城県黒川郡大和町松坂平 1 丁目 6 番地

氏 名

富士フイルムマイクロデバイス株式会社



特願 2 0 0 3 - 0 9 1 7 8 3

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 2 0 1 ]

1 . 変更年月日

1 9 9 0 年 8 月 1 4 日

[変更理由]

新規登録

住 所

神奈川県南足柄市中沼 2 1 0 番地

氏 名

富士写真フイルム株式会社